

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-232306

(43)Date of publication of application : 16.10.1991

(51)Int.Cl.

H03F 3/189

(21)Application number : 02-027699

(71)Applicant : FUJITSU LTD

(22)Date of filing : 07.02.1990

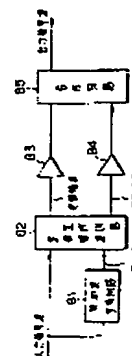
(72)Inventor : OKUBO HISAFUMI
 ASANO MASAHIKO
 KURIHARA HIROSHI
 OHORA YOSHIMASA
 KOBAYASHI KAZUHIKO
 KOBAYAKAWA SHIYUUJI
 MANIWA TORU

(54) CONSTANT AMPLITUDE WAVE SYNTHESIZING AMPLIFIER

(57)Abstract:

PURPOSE: To reduce the energy consumption of an amplifier, to reduce a circuit scale and to accelerate the operation by separately amplifying two prescribed amplitude waves to be outputted from a constant amplitude wave generation circuit composed of an analog circuit by two amplifiers synthesizing those constant amplitude waves, and generating an output signal wave.

CONSTITUTION: When synthesizing the vectors of an input signal wave and a spare wave orthogonal to this input wave in an auxiliary wave generation circuit 81, the size of the auxiliary wave is approximately calculated by the analog circuit so that the amplitude of the synthesized wave can be constant. Based on those auxiliary wave and input signal wave, a constant amplitude wave generation circuit 82 generates two constant amplitude waves equipped with a constant envelope. These two constant amplitude waves are respectively amplified by amplifiers 83 and 84, afterwards, synthesized by a synthesizer circuit 85 and returned to the original signal waves and thus, an output signal wave is obtained as the amplified output of the input signal wave. In such a case, since the amplifiers 83 and 84 amplify the constant amplitude waves, non-linear amplifiers with high efficiency can be used.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
 examiner's decision of rejection or application converted
 registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of
 rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

HIS PAGE BLANK (USPTO)

すなわち、基本的な回路構成としては、第9図の実施例のものを用いるものとし、この第9図の近似回路3の出力側にAC増幅器30を設け、ハイフリップフロ回路3の出力信号波を減算器33を介した後に二乗回路32で二乗して減算器33で減算し、この減算器33において、入力波Xを二乗回路32で二乗したものと差分Δをとり、この差分Δをローパスフィルタ44を通して直接成分を抽出してAC増幅器30の増幅電圧として用いる。

この実施例は入力波Xに対して出力波の振幅性が保たれるように近似回路1の補助波Yの大きさをAC増幅器30で調整しているものである。

すなわち、近似回路1からの補助波が第10図における円特性(ロ)上にある場合は理論的にはハイフリップフロ回路3から出力される出力波Xには歪は生じないはずであるから、この出力波Xに含まれる歪成分を減算器33で抽出し、その歪成分がゼロとなるようにAC増幅器30の増幅電圧を調整して、近似回路1の補助波Yが第10図の円特性(ロ)上にあるようにその大きさを調整するものである。

第10図には歪補正形の定振幅波合成形増幅器の更なる実施例が示される。この実施例もAC増幅器により近似回路1の補助波Yの大きさを調整するものである。

すなわち、近似回路1の出力側にAC増幅器30を配置し、ハイフリップフロ回路3から出力される定振幅波A、Bの何れか一方を二乗回路32で二乗した値を減算器33で減算し、この減算器33で一定値、この差分をローパスフィルタ44を介することによって制御電圧に変換し、この制御電圧によってAC増幅器30の増幅電圧を調整するようにしている。

この実施例の動作原理は、近似回路1の入出力特性が第10図の理論的な円特性(ロ)である場合にはハイフリップフロ回路2から出力される定振幅波A、Bの正弦波振幅が正確にある一定の値になるのに対して、近似回路1の入出力特性が近似的な特性(イ)である場合には定振幅波A、Bの振幅が正確には一定にならないことを利用したものであり、定振幅波AまたはBの振幅の二乗値を減算器33で所定の一定値と比較してその差分を求め、この差分がゼロとなるようにAC増幅器30の増幅電圧を調整して、近似回路1の補助波Yが円特性(ロ)上にあるようにするものである。これにより定振幅波A、Bの振幅を常に一定にすることができ、これらが一定である場合にはハイフリップフロ回路3の出力波Xには歪が現れない。

第11図には歪補正形の定振幅波合成形増幅器の更なる実施例が示される。この実施例も第10図、第10図の回路と同様にAC増幅器により近似回路1の補助波Yの大きさを調整するものである。相違点として、この実施例は、第10図の回路が入力波Xと出力波Xを比較して制御電圧を作ってAC増幅器30を制御しているのに対して、出力補助波Xと近似回路1の補助波Yを比較して

AC増幅器30の制御を行っている。

すなわち、ハイフリップフロ回路3の出力補助波Xを減算器33と二乗回路32を介して減算器33で減算し、一方、近似回路1の補助波Yを二乗回路32の出力を減算器33で減算し、ここで両者の差分をとってこれをローパスフィルタ44を通して制御電圧に変換し、この制御電圧でAC増幅器30の増幅電圧を制御すること、近似回路1の補助波Yが第10図の円特性(ロ)上にあるようにしている。

第12図には、本発明の実施例の何れかの定振幅波合成形増幅回路である。12、13はC級増幅器などの非線形増幅器であり、定振幅波合成形増幅回路30中の増幅器4、5で増幅すべき定振幅波A、B(あるいは増幅後のA、K、B)をそれぞれ増幅する。13は増幅された定振幅波A、Bを合成して増幅出力波を生成するハイフリップフロ回路である。

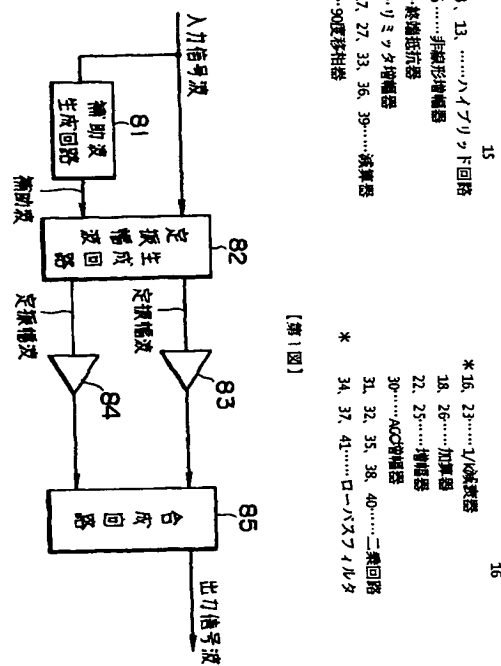
このような回路構成とすることにより、歪補正を行う回路を合んだ増幅回路とは別に、入力波Xを非線形増幅器12、13で増幅することができるようになる。

すなわち、以上のいずれの実施例においても、近似回路1をリミッタ増幅器1と減算器12からなる回路で構成したが、勿論、本発明はこれに限られるものではなく、第10図に示される円特性(ロ)に近似した入出力特性を実現できるものであれば他の種々の形のアナログ回路が採用できるものである。

【発明の効果】
本発明によれば、小規模、小電力、高速動作のアナログ回路により定振幅波を発生するための減算回路を構成するようにしたので、デジタル信号処理回路を用いた従来の定振幅波合成形増幅器に比べて、低消費電力化、小型化、および高速動作化を図れる。

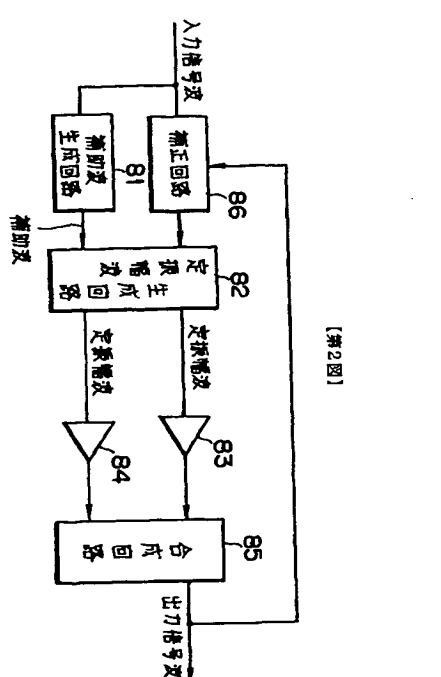
【図面の簡単な説明】
第1図〜第8図はそれぞれ本発明に係る定振幅波合成形増幅器の原理説明図。
第9図は本発明の一実施例としての定振幅波合成形増幅器を示すブロック図。
第10図は本発明における近似回路の入出力特性図。
第11図は本発明における近似回路のリミッタ増幅器の入出力特性図。
第12図は本発明の実施例の動作説明のための図。
第13図は本発明の他の実施例を示すブロック図。
第14図〜第20図はそれぞれ、歪補正のための補正回路を付加した本発明の定振幅波合成形増幅器を示すブロック図である。

第21図は従来の定振幅波合成形増幅器を示すブロック図である。
図において、
1……近似回路
2、3、13……ハイフリップフロ回路
4、5……非線形増幅器
6……終端抵抗器
11……リミッタ増幅器
12、17、27、33、36、39……減算器
15……90度移相器



【第1図】

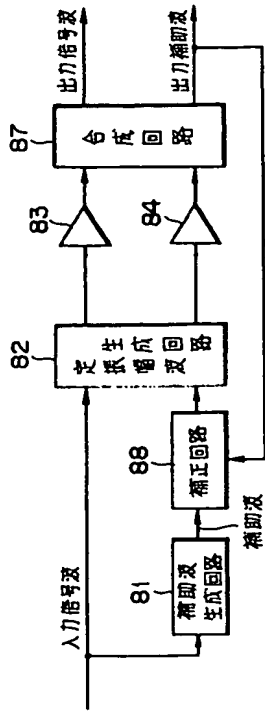
本発明に係る原理説明図



【第2図】

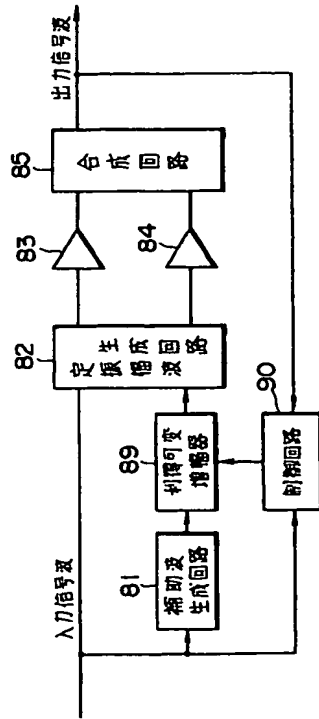
本発明に係る原理説明図

【第3図】



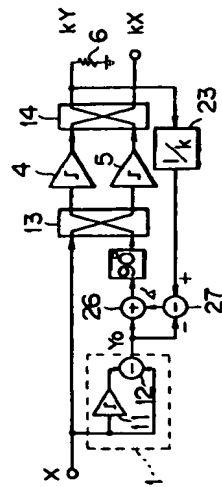
本発明に係る原理説明図

【第4図】



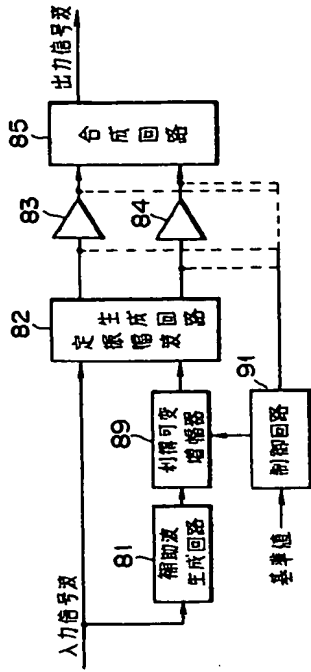
本発明に係る原理説明図

【第17図】



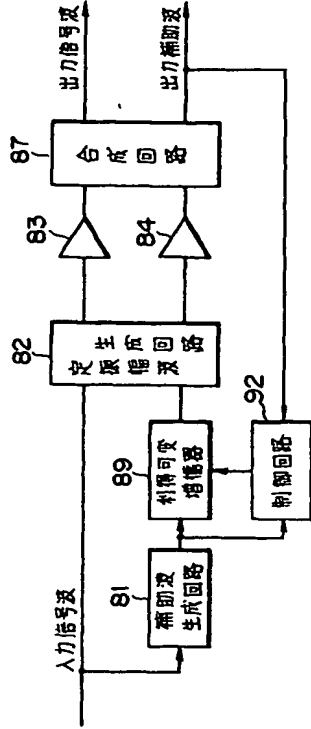
他の実施例

【第5図】

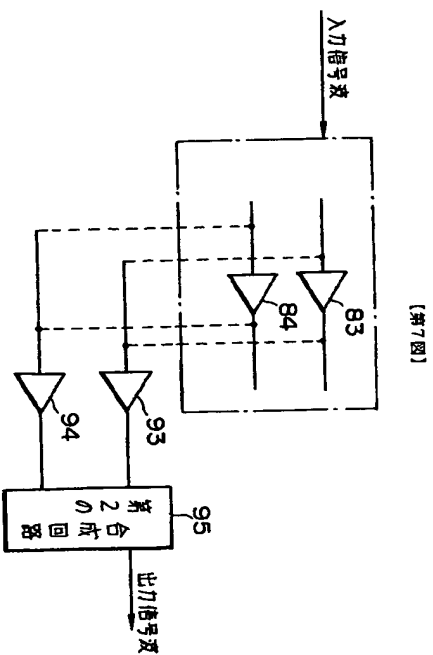


本発明に係る原理説明図

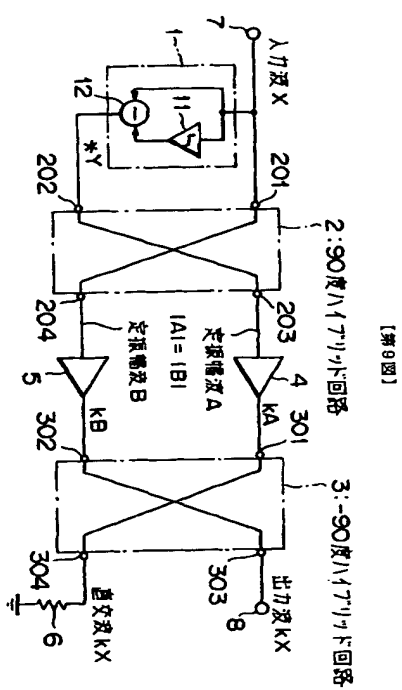
【第6図】



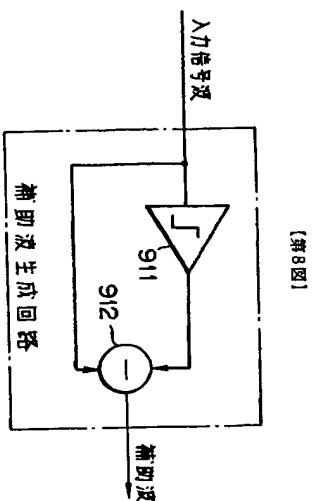
本発明に係る原理説明図



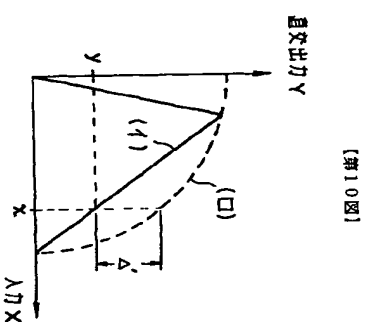
本発明に係る原理説明図



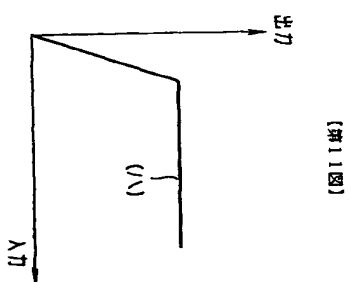
本発明の実施例



本発明に係る原理説明図

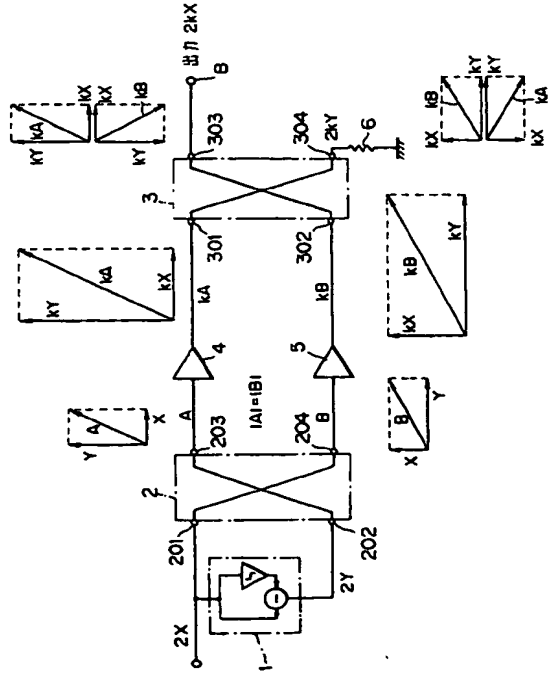


近似解回路の入出力特性



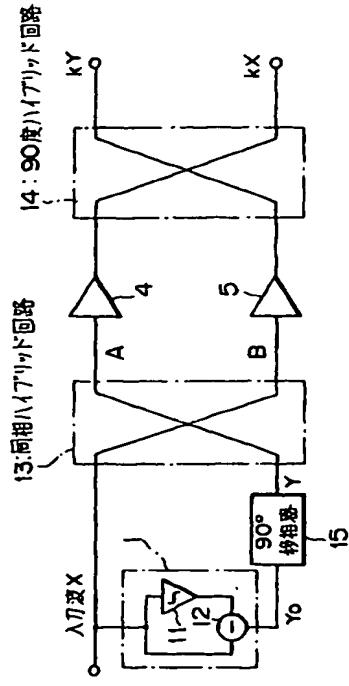
リミッタ増幅器の入出力特性

【第12図】



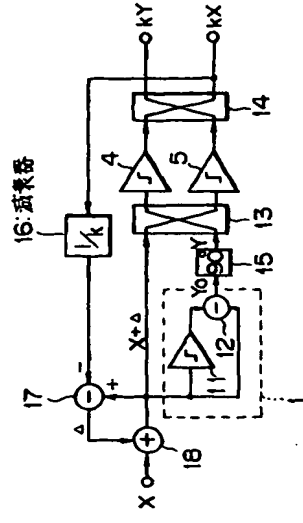
実施例の動作説明

【第13図】



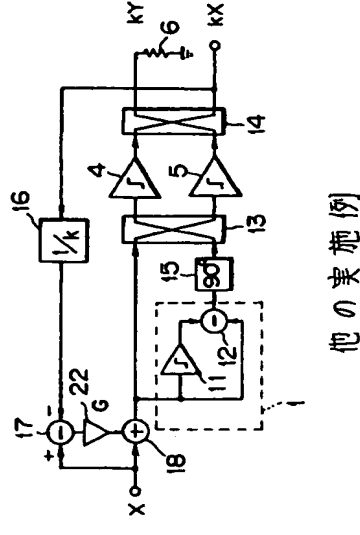
他の実施例

【第14図】



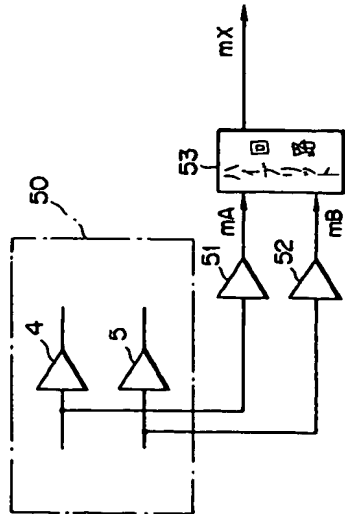
他の実施例

【第15図】



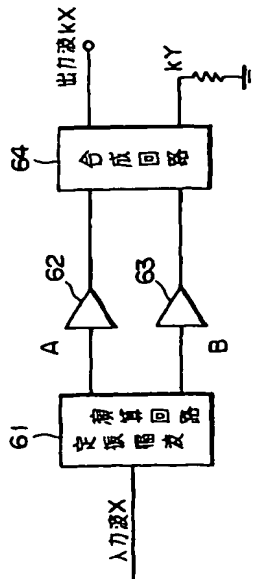
他の実施例

【第21図】



本発明の応用例

【第22図】



従来例

フロントページの続き

(72)発明者	人洞 嘉正	(72)発明者	小早川 周雄
	神奈川県川崎市中原区上小田中1015番地		神奈川県川崎市中原区上小田中1015番地
	富士通株式会社内		富士通株式会社内
(72)発明者	小林 一彦	(72)発明者	局庭 達
	神奈川県川崎市中原区上小田中1015番地		神奈川県川崎市中原区上小田中1015番地
	富士通株式会社内		富士通株式会社内

(56)参考文献

特開 平3-99507 (J P, A)
特開 平3-96004 (J P, A)
特開 平1-28406 (J P, A)
米国特許3909742 (U S, A)
米国特許4490684 (U S, A)

(58)調査した分野(Int. Cl.⁷, D B名)
H03F 1/00 - 3/00
H03G 1/00 - 3/00

THIS PAGE BLANK (USPTO)